

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-076617

(43)Date of publication of application : 15.03.2002

(51)Int.Cl.

H05K 3/42

H05K 1/11

(21)Application number : 2000-256636

(71)Applicant : MATSUSHITA ELECTRIC WORKS LTD

(22)Date of filing : 28.08.2000

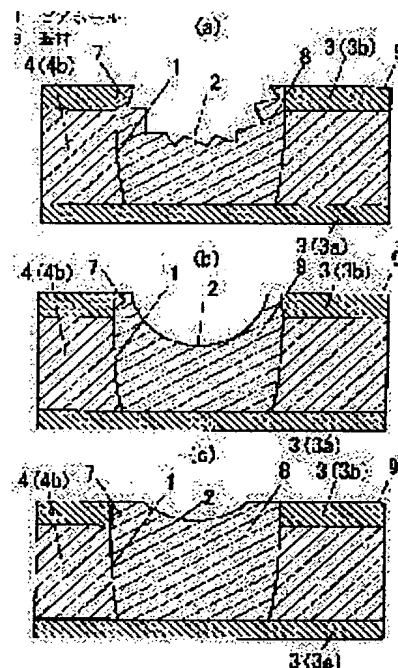
(72)Inventor : KANETANI DAISUKE
MAEDA SHUJI

(54) METHOD FOR MANUFACTURING PRINTED CIRCUIT BOARD AND PRINTED CIRCUIT BOARD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a method for manufacturing a printed circuit board capable of forming a via filling by filling a via hole in a treating time capable of industrially practically realizing in an electrolytically plating step and suppressing occurrence of an air gap in a via hole.

SOLUTION: The method for manufacturing the printed circuit board comprises the step of forming the via hole 1 having a diameter of 30 to 120 μm at the base 9. The method further comprises the steps of filling the hole 1 in the electrolytically plating step, and executing an electrolytically plating treatment using an electrolytic current having a waveform alternately inverted in a current conducting direction for a predetermined time in the plating step. The method also comprises the step of then executing the electrolytically plating treatment using a DC electrolytic current for a predetermined time.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision]

decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-76617
(P2002-76617A)

(43) 公開日 平成14年3月15日 (2002.3.15)

(51) Int.Cl.⁷

H05K 3/42
1/11

識別記号

610

F I

H05K 3/42
1/11

タームコード* (参考)

610B 5E317
N

審査請求 未請求 請求項の数 4 O L (全 10 頁)

(21) 出願番号 特願2000-256636 (P2000-256636)

(22) 出願日 平成12年8月28日 (2000.8.28)

(71) 出願人 000005832

松下電工株式会社

大阪府門真市大字門真1048番地

(72) 発明者 金谷 大介

大阪府門真市大字門真1048番地松下電工株式会社内

(72) 発明者 前田 修二

大阪府門真市大字門真1048番地松下電工株式会社内

(74) 代理人 100087767

弁理士 西川 恵清 (外1名)

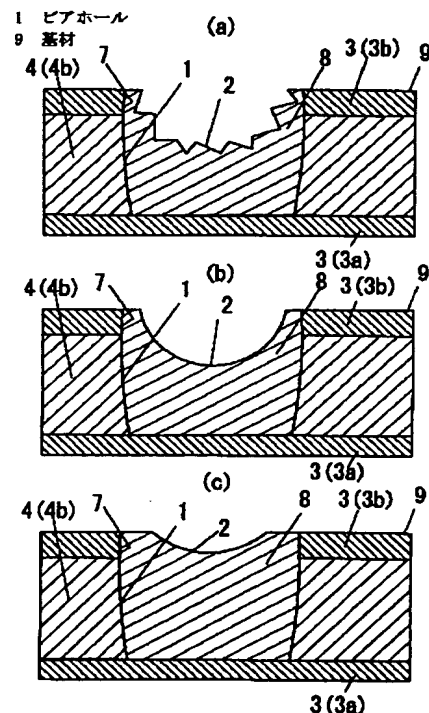
Fターム (参考) 5E317 AA24 CC25 CC33 CD27 GG17

(54) 【発明の名称】 プリント配線板の製造方法及びプリント配線板

(57) 【要約】

【課題】 ビアホール内を、電解めっき工程にて工業的に実用化可能な処理時間で充填してビアフィリングを形成すると共に、ビアホール内での空隙の発生を抑制することができるプリント配線板の製造方法を提供する。

【解決手段】 基材9に直径30～120 μ mのビアホール1を形成する。このビアホール1を電解めっき工程により充填すると共に、この電解めっき工程において、通電方向が交互に反転する波形を有する電解電流を用いた電解めっき処理を一定時間施す。次いで、直流の電解電流を用いた電解めっき処理を一定時間施す。



【特許請求の範囲】

【請求項 1】 基材に直径 30～120 μm のビアホールを形成し、このビアホールを電解めっき工程により充填すると共に、この電解めっき工程において、通電方向が交互に反転する波形を有する電解電流を用いた電解めっき処理を一定時間施し、次いで、直流の電解電流を用いた電解めっき処理を一定時間施すことを特徴とするプリント配線板の製造方法。

【請求項 2】 通電方向が交互に反転する波形を有する電解電流を用いた電解めっき処理において、基材側がカソードとなる場合の電解電流のパルス幅が 1～50 ミリ秒の範囲であると共に、基材側がアノードとなる場合の電解電流のパルス幅が、基材側がカソードとなる場合の 1～5 % の範囲であるパルス波形を有する電解電流を用いることを特徴とする請求項 1 に記載のプリント配線板の製造方法。

【請求項 3】 通電方向が交互に反転する波形を有する電解電流を用いた電解めっき処理において、基材側がアノードとなる場合の電解電流の電流密度が、基材側がカソードとなる場合の電解電流の電流密度の 1 倍を超えると共に 4 倍以内である電解電流を用いることを特徴とする請求項 1 又は 2 に記載のプリント配線板の製造方法。

【請求項 4】 請求項 1 乃至 3 のいずれかの方法にて製造されて成ることを特徴とするプリント配線板。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、例えば電子機器、電気機器、コンピュータ、通信機器等に用いられるプリント配線板の製造方法及びプリント配線板に関するものである。

【0002】

【従来の技術】近年、半導体チップやチップ部品等の電子部品は軽薄小型化が進んでおり、それに伴い、導体層の間の電氣的接続を内面に導電材が形成されたビアホールによって行うビルドアップ配線板の開発が盛んになってきている。ここでいうビルドアップ配線板は、絶縁層と導体層とを一層ごとにパターンを形成して逐次積層成形することにより作製されるプリント配線板である。このようなビルドアップ配線板としては、ビアホール上への電子部品の実装や、更なる多層化への要求に伴い、ビアホールが導電材にて充填された、ビアフィリングと呼ばれる構造を有するものが求められてきている。

【0003】従来は、このようなビアホールを導電材にて充填するためには、導電性ペーストをビアホール内に充填する方法が主流となっていたが、プリント配線板の小型化の要求に伴い、ビアホールも小径のものが求められるようになり、このような小径のビアホールを、粘性の高い導電性ペーストにて完全に充填することが困難となってきた。

【0004】そこで、例えば樹脂付き銅箔等により絶縁

層と導体層とを形成し、炭酸ガスレーザ等にて小径のビアホールを形成して、このビアホールに電解めっき工程により電解めっき層を形成して充填する技術が求められてきている。

【0005】

【発明が解決しようとする課題】しかし、小径のビアホールに電解めっき処理を施すと、ビアホールの内部にはめっき液が供給されにくくなって、ビアホールの開口部付近の電解電流密度が内部よりも高くなり、その結果ビアホール内部がめっき層にて充填される前にビアホールの開口部が閉塞されるおそれがあった。このようにしてビアホールに閉塞が発生すると、閉塞穴の内部の空隙にめっき液等が閉じこめられたり空気が侵入したりすることとなり、プリント配線板への半田付けによる部品実装工程などにおいてプリント配線板が高温に曝されると空隙内のめっき液等の内容物が膨脹してプリント配線板の変形や破壊が生じたり、内容物による腐蝕が発生したりするおそれがあった。また、充填されたビアホールの上にクリーム半田を印刷成形し、半田リフロー工程によりビアホール上に電子部品を接続したり、あるいはこのビアホール上に半田バンプ等により電子部品を接続するなどしてビアホール上に実装部品を実装することも考えられるが、この場合も実装工程において高温に曝されたビアホールの空隙内でめっき液や空気等の内容物が膨脹し、実装部品が外れるおそれがあった。

【0006】一方、このようなビアホール内の空隙の発生を防止する技術として、例えば特開 2000-68651 号公報に開示されているように、通電方向が交互に逆転するパルス電流を用い、硫酸銅めっきにて短時間でビアホール内のめっきによる充填を行う方法が提案されている。しかし、このようなパルス電流を用いて形成されるめっき層は、表面に凹凸が形成されやすくなり、この凹凸内にめっき液が付着しやすくなってしまいうのもであった。また特に小径のビアホールにおいてはビアホール内が完全に充填される前に開口部側に形成されためっき層の凸部同士が重なり合って、ビアホール内にやはり空隙が発生するおそれがあった。

【0007】本発明は上記の点に鑑みてなされたものであり、ビアホール内を、電解めっき工程にて工業的に実用化可能な処理時間で充填してビアフィリングを形成すると共に、ビアホール内のめっき層表面における凹凸の発生やビアホール内における空隙の発生を抑制することができるプリント配線板の製造方法及びこの方法にて製造されるプリント配線板を提供することを目的とするものである。

【0008】

【課題を解決するための手段】本発明の請求項 1 に係るプリント配線板の製造方法は、基材 9 に直径 30～120 μm のビアホール 1 を形成し、このビアホール 1 を電解めっき工程により充填すると共に、この電解めっき工

程において、通電方向が交互に反転する波形を有する電解電流を用いた電解めっき処理を一定時間施し、次いで、直流の電解電流を用いた電解めっき処理を一定時間施すことを特徴とするものである。

【0009】また請求項2の発明は、請求項1において、通電方向が交互に反転する波形を有する電解電流を用いた電解めっき処理において、基材9側がカソードとなる場合の電解電流のパルス幅が1～50ミリ秒の範囲であると共に、基材9側がアノードとなる場合の電解電流のパルス幅が、基材9側がカソードとなる場合の1～5%の範囲であるパルス波形を有する電解電流を用いることを特徴とするものである。

【0010】また請求項3の発明は、請求項1又は2において、通電方向が交互に反転する波形を有する電解電流を用いた電解めっき処理において、基材9側がアノードとなる場合の電解電流の電流密度が、基材9側がカソードとなる場合の電解電流の電流密度の1倍を超えると共に4倍以内である電解電流を用いることを特徴とするものである。

【0011】また本発明の請求項4に係るプリント配線板は、請求項1乃至3のいずれかの方法にて製造されて成ることを特徴とするものである。

【0012】

【発明の実施の形態】以下、本発明の実施の形態を、図1、2を示して説明する。

【0013】基材9としては、複数の導体層3と、複数の絶縁層4とが交互に積層形成されたものを用いることができる。本実施形態では、以下に、内層材5に樹脂付き金属箔6を積層形成して得られる基材9を用いる場合について説明する。

【0014】図2に示すように、内層材5としては、絶縁層4と導体層3が交互に積層形成されたものを用いることができ、本実施形態では内層材5として絶縁層4

(絶縁層4a)の両側に導体層3(導体層3a)が形成されたものを用いている。この内層材5としては、例えばプリント配線板製造用に通常用いられている金属箔張り積層板を用いることができる。この金属箔張り積層板は特に限定されないものであり、例えばガラス不織布にエポキシ樹脂組成物等の熱硬化性樹脂組成物を含浸させ、加熱乾燥して得られるプリプレグを一又は複数枚積層し、片側又は両側に銅箔等の金属箔を配置して加熱加圧成形して一体化したものを用いることができる。このとき、プリプレグの硬化物にて絶縁層4aが形成され、絶縁層4aの外面に配置されている金属箔にて導体層3aが形成される。この導体層3aにはセミアディティブ法等の適宜の回路形成方法により、回路が形成される。

【0015】このように回路形成が施された内層材5の両側の導体層3aの外側面に、更に一層の絶縁層4(絶縁層4b)を形成すると共にこの絶縁層4bの外側面に一層の導体層3(導体層3b)を形成する。この絶縁層

4b及び導体層3bは、例えば銅箔等の金属箔の片面にエポキシ樹脂組成物等の熱硬化性樹脂組成物からなる樹脂層が形成された樹脂付き金属箔6を、樹脂層側が内層材5の導体層3a側に配置されるようにして内層材5と重ね合わせ、加熱加圧成形することにより形成することができ、このとき樹脂付き金属箔6の樹脂層が絶縁層4bとして形成されると共に、金属箔が導体層3bとして形成される。

【0016】このようにして得られる基材9に対して、導体層3a、3b間を電氣的に接続するための非貫通穴(ビアホール1)を形成するものであるが、本発明では直径30～120 μ mの小径のビアホール1を形成するものである。ビアホール1を形成するにあたっては、まず基材9の最外層の導体層3bにエッチング処理を施すことにより、ビアホール1の形成位置において、導体層3bに所望のビアホール1の直径と同一の直径を有する開口7を形成する。次いで、この開口7が形成された導体層3bをコンフォーマルマスクとして、導体層3bに向けて炭酸ガスレーザ光等のレーザ光を照射することにより、最外層の導体層3bから内層側の導体層3aまで達するビアホール1を絶縁層4bに形成する。このように形成されたビアホール1の内面にはデスミア処理を施し、残留する樹脂を除去する。

【0017】次に、図示はしていないが、外層の導体層3bの表面及びビアホール1の内面に無電解銅めっき等の無電解金属めっき処理を施して、給電用の金属被膜を形成する。ここで、この給電用の金属被膜の形成はこのような無電解金属めっきによるものに限られず、例えばダイレクトプレーティングによりビアホール1の内面に導電性を付与することもできるものであり、また上記のように無電解金属めっきを施した後にフラッシュ電解金属めっき等により薄いめっき被膜を形成することもできる。

【0018】次いで、基材9を電解めっき液中に浸漬し、電解めっき液と給電用の金属被膜に電解電流を通電することにより、ビアホール1の内面に銅などの金属による電解めっき層8を生成する。このとき同時に外層の導体層3bにも電解めっき処理を施しても良い。電解めっき液としては、銅電解めっき液を用いる場合は、硫酸、硫酸銅、塩素イオン等を含有するものを用いることができる。このとき硫酸濃度は70～150g/L、硫酸銅濃度は140～220g/L、塩素イオン濃度は20～80ppmとすることが好ましい。また、添加剤として、通常電解めっき液に配合されるような、光沢剤、キャリアー、レベリング剤として分類されるものを配合することができる。

【0019】ここで、電解めっき層8の形成のための電解めっき工程においては、まず、電解電流の通電方向を交互に反転させることにより、基材9側がアノードとなる状態と、基材9側がカソードとなる状態を交互に現出

させる。このときの電解電流の波形は、例えば図3に示すように、通電方向が交互に瞬時に反転する矩形波のパルス波形とすることができる。図示のように、電解電流は、基材9側がアノード（又はカソード）となる状態で一定の電流密度 F_c で電解電流を一定時間 T_c だけ通電した後、基材9側がカソード（又はアノード）となるように通電方向が瞬時に反転し、この状態で一定の電流密度 F_a で電解電流を一定時間 T_a だけ通電した後、更に基材9がアノード（又はカソード）となるように通電方向が瞬時に反転するものであり、このような動作を繰り返し行なうことにより、電解電流の通電方向を交互に反転させ、基材9側がアノードとなる状態と基材9側がカソードとなる状態とを交互に現出させるものである。

【0020】このようにして電解電流の通電方向を交互に反転させると、基材9側がカソードとなる状態ではビアホール1の内面で金属が析出して電解めっき層8が成長し、基材9側がアノードとなる状態ではビアホール1の内面で電解めっき層8の金属及び電解めっき液に添加されているチオ尿素等の硫黄元素を含む電気めっき光沢剤が溶解するものであり、ビアホール1の内面において、金属の析出による電解めっき層8の成長と、電解めっき層8の溶解とが交互に繰り返される。このとき、小径に形成されたビアホール1の内部にはめっき液が供給されにくいため、電解電流の電流密度がビアホール1の内部よりも開口部側の方が高くなる。そのため金属の析出時には開口部付近における金属の析出量が大きくなるが、金属の溶解時には開口部付近における金属の溶解量が大きくなる。従って、基材9側がアノードとなる場合とカソードとなる場合の電解電流密度やパルス幅を調整することにより、ビアホール1の開口部付近における電解めっき層8の過剰な成長を抑制し、この開口部が電解めっき層8にて閉塞されることなく、ビアホール1の内面全体において電解めっき層8を成長させることができる。

【0021】このパルス波形を有する電解電流による電解めっき工程においては、基材9側がアノードとなって電解めっき層8で金属を溶解させるときに電解電流密度が高くなる開口部付近での電解めっき層8で金属を集中的に溶解させて、開口部付近での電解めっき層8の成長を抑制するものである。このためには、基材9側がアノードとなる場合（すなわち電解めっき層8の金属が溶解する場合）の電解電流の電流密度 F_a を、基材9側がカソードとなる場合（すなわち電解めっき層8に金属が析出する場合）の電解電流の電流密度 F_c よりも大きくすることが好ましいものであり、好ましくは基材9側がアノードとなる場合の電流密度 F_a を、基材9側がカソードとなる場合の電解電流密度 F_c の1倍よりも大きくなると共に4倍以下となる範囲とするものである。この具体的な電解電流密度の値は、基材9の種類や電解めっき液の種類等の電解条件によって種々変動するが、好まし

くは基材9側がカソードとなる場合の電解電流密度 F_c を $0.5 \sim 6.0 \text{ A/dm}^2$ の範囲、更に好ましくは $1.0 \sim 3.0 \text{ A/dm}^2$ の範囲とするものである。ここで、基材9側がアノードとなる場合の電流密度 F_a が、基材9側がカソードとなる場合の電解電流密度 F_c の4倍を超えると電解めっき層8の表面に形成される凹凸の高低差が大きくなりすぎて、後述する直流電流による電解めっき工程において、電解めっき層8の表面を十分に平滑化することが困難となる。

10 【0022】更に、基材9側がカソードとなる場合の電解電流のパルス波形のパルス幅（通電時間） T_c を $1 \sim 50$ ミリ秒の範囲とすると共に、基材9側がアノードとなる場合の電解電流のパルス波形のパルス幅（通電時間） T_a を基材9側がカソードとなる場合のパルス幅 T_c の $1 \sim 5\%$ の範囲、すなわち $0.01 \sim 2.5$ ミリ秒の範囲とすることが好ましい。

20 【0023】このような電解条件で、パルス電流を有する電解電流により電解めっき層8を成長させると、ビアホール1の形状にもよるが、ビアホール1の内部に給電用の被膜の 200% 程度の厚みを有する電解めっき層8を形成することができる。このため、一般的なプリント配線板の製造工程のように給電用の被膜の厚みを $20 \sim 30 \mu\text{m}$ の厚みに形成すると、電解めっき層8の厚みは $40 \sim 60 \mu\text{m}$ の厚みに形成することができ、直径 $120 \mu\text{m}$ 程度以下の小径のビアホール1では、パルス電流を有する電解電流による電解めっき工程によって、ビアホール1の内部を大部分充填することができるものである。但し、上記のようなパルス波形を有する電解電流による電解めっき層8の成長過程においては、電解めっき層8の表面は外面側に開口する凹所2として形成されるものであり、この凹所2の内面には複数の微細な凹凸が形成される。このようなパルス波形を有する電解電流による電解を続けると、ビアホール1側で電解めっき層8の凹所2の内面の凸部同士が重なって、ビアホール1内に空隙が生じるおそれがある。そこで、電解めっき層8によってビアホール1内がある程度充填されたら、ビアホール1にこのような空隙が発生する前に、パルス波形を有する電解電流による電解を停止し、電解電流を基材9側がカソードとなる直流電流に切り替える。この電解電流の切替のタイミングは、ビアホール1の形状や電解条件等によって適宜設定されるものであり、特に限定されるものではない。

30 40 50 【0024】この直流電流の電解電流による電解めっき過程では、図1に示すように、電解めっき層8が横に広がるように成長し、電解めっき層8の表面は凹凸が解消されて滑らかに形成される。またこのとき、電解めっき層8の凹所2はビアホール1よりも深さが浅くなっており、凹所2内にはめっき液が十分に供給されるようになっているので電流密度に部分的な差異が生じることはなくなり、電解めっき層8は開口部側が閉塞されることな

7

く、凹所2が小さくなるように成長することとなる。この結果、電解めっき層8は内部に空隙が生じることなく、工業的に実用化可能な処理時間でビアホール1内を充填し、ビアフィリングを形成することができる。またこの電解めっき層8の表面は、凹所2が残存するとしても、この凹所2は小径かつ深さが浅くなり、ほぼ導体層3bの外表面と面一に平滑に形成される。

【0025】ここで、図1(c)に示すようにビアホール1の内部を充填する電解めっき層8の表面をほぼ平坦に形成しようとする、パルス電流による電解めっき処理にてビアホール1における電解めっき層8の厚みを十分に確保する必要性が生じるため、同時にめっき処理される基材9の表面の導体層4bの厚みも若干大きくなる傾向が生じるが、プリント配線板のその後の製造工程に支障をきたすものではない。

【0026】このようにしてビアホール1が充填されてビアフィリングとして形成された後、外層の導体層3bにアディティブ法やサブトラクティブ法等の適宜の方法にて回路形成を施すものである。例えば、導体層3bの外表面に、感光性のドライフィルムを貼着したり、あるいは感光性の液状樹脂組成物を塗布した後、導体パターンを有するマスクフィルムを介して露光硬化し、非露光部分を現像除去するなどして、導体パターンを有するエッチングレジスト層を形成する。次いで、エッチング処理を施して、導体層3bの非導電パターン部分を除去した後、レジスト層をアルカリ溶液で処理するなどして除去するものである。

【0027】また、このようにして形成されたプリント配線板を内層材5とみなして、既述の工程を繰り返し行うことにより、更に多層のプリント配線板を形成することができる。

【0028】上記のようにしてプリント配線板を製造すると、通電方向が交互に反転する電解電流による電解めっき処理によってビアホール1の開口部分が閉塞することなくビアホール1の内面の全体に亘って電解めっき層8を形成することができ、更に凹凸に形成された電解めっき層8の表面が直流電流による電解めっき処理によって平滑に形成すると共に電解めっき層8を更に成長させることができ、電解めっき層8にてビアホール1を工業的に実用化可能な処理時間で充填してビアフィリングを形成すると共に、電解めっき層8表面を平滑に形成すると共に電解めっき層8内における空隙の発生を防止することができるものである。このためビアホール1における電解めっき層8の表面にめっき液等が付着したり、あるいは電解めっき層8内の空隙にめっき液等が閉じこめられたり空気が侵入したりすることがなくなり、プリント配線板への半田付けによる部品実装工程などにおいてプリント配線板が高温に曝された場合などに凹凸部分や空隙内のめっき液等の内容物が膨脹してプリント配線板の変形や破壊が生じたり、内容物による腐蝕が発生した

8

りするおそれがないものである。またビアホール1の上に実装部品を実装する場合にも実装工程において高温に曝されたビアホール1の空隙内でめっき液や空気等の内容物が膨脹するようなことがなく、ビアホール1上の部品実装を安定して実現することができるものである。

【0029】以上に示した実施形態では、内層材5に対して各種の品質や信頼性に優れた樹脂付き金属箔6を用いて絶縁層4bと導体層3bを積層成形し、金属箔をコンフォーマルマスクとしてレーザ加工によりビアホール1を形成した例を示したが、本発明はこのような形態に限定されるものではなく、導体層3間の接続に用いるビアホール1を形成するものであれば、いかなる形態においても適用することができる。

【0030】例えば内層材5の外表面に感光性樹脂を塗布し、ビアホール1を形成する部分を除いて感光性樹脂を露光した後現像することによりビアホール1が形成された絶縁層4bを形成したり、あるいは内層材5の外表面に熱硬化性の樹脂フィルムを貼着し、ビアホール1を形成する部分にレーザ光を照射することによりビアホール1が形成された絶縁層4bを形成したのに対して、ビアホール1に上記の電解めっき工程を施すことによりビアホール1を充填することができ、更にこの絶縁層4bの外表面側に適宜の方法にて回路形成された導体層3aを設けることにより、プリント配線板を形成することができる。

【0031】

【実施例】以下、本発明を実施例によって詳述する。

【0032】(実施例1)内層材5としては、両面銅張積層板(松下電工製;品番「R1766T」;板厚10mm、銅箔厚35 μ m)の両面の銅箔に回路形成を施したものをを用いた。

【0033】この内層材5の両面の回路(導体層3a)に黒化処理を施した後、内層材5の両側に樹脂付き銅箔(松下電工株式会社製;品番「R0880」)を樹脂層側が内層材5の導体層3a側に配置されるように重ね、175℃、3.1MPaで加熱加圧成形することにより、内層材5の両側の外表面側に、樹脂付き銅箔の樹脂層側からなる絶縁層4bと銅箔からなる導体層3bとを積層成形して、基材9を得た。

【0034】この基材9の両側の外層の導体層3bにエッチング処理を施して直径100 μ m及び120 μ mの開口7を形成し、この導体層3bをコンフォーマルマスクとして炭酸ガスレーザにて絶縁層4bにビアホール1を形成した後、過マンガン酸によるデスミア処理を施した。

【0035】この基材9の外表面側の導体層3aの全面及びビアホール1の内面に、無電解銅めっき処理を施して厚み0.3 μ mの無電解銅めっき層を形成した後、直流電解銅めっき処理を施して、厚み5 μ mの給電用の金属被膜を形成した。

【0036】次に、電解めっき液として、硫酸銅を120g/L、硫酸を140g/L、塩素イオンを50ppm、添加剤としてアトテック社製プライマリーレベラーカバパルスを25mL/L、及びブライトナーカバパルスを0.5mL/L含有するものを用い、この電解めっき液中に基材9を浸漬し、表1に示す矩形形状のパルス波形を有する電解電流を通電して、ビアホール1の内面に平均厚み20 μ mの電解めっき層8を形成した。

【0037】次いで、電解電流を表1に示す直流電流に切り替えて、電解めっき層8を更に平均3 μ mの厚み分成長させて、ビアホール1を電解めっき層8にて充填した。

【0038】更に、両側の外面の導体層3bにドライフィルムを貼着し、露光・現像してエッチングレジストを形成した後エッチング処理を施し、更にエッチングレジストを除去してこの導体層3bに回路形成を施し、プリント配線板を形成した。

【0039】(実施例2) 実施例1と同様に形成されたビアホール1を有する基材9に無電解銅めっき処理を施して厚み0.5 μ mの無電解銅めっき層からなる給電用の金属被膜を形成した。

【0040】次に、実施例1の場合と同一の電解めっき液中に基材9を浸漬し、表1に示す矩形形状のパルス波形を有する電解電流を通電して、ビアホール1の内面に平均厚み20 μ mの電解めっき層8を形成した。

【0041】次いで、電解電流を表1に示す直流電流に切り替えて、電解めっき層8を更に平均3 μ mの厚み分成長させて、ビアホール1を電解めっき層8にて充填した。

【0042】更に、実施例1と同様にして両側の外面の導体層3bに回路形成を施し、プリント配線板を形成した。

【0043】(実施例3) 実施例1と同様に形成されたビアホール1を有する基材9に、実施例1と同様にして給電用の金属被膜を形成した。

【0044】次に、実施例1の場合と同一の電解めっき*

*液中に基材9を浸漬し、表1に示す矩形形状のパルス波形を有する電解電流を通電して、ビアホール1の内面に平均厚み20 μ mの電解めっき層8を形成した。

【0045】次いで、電解電流を表1に示す直流電流に切り替えて、電解めっき層8を更に平均3 μ mの厚み分成長させて、ビアホール1を電解めっき層8にて充填した。

【0046】更に、両側の外面の導体層3bにドライフィルムを貼着し、露光・現像してレジストを形成した後、半田めっきを形成した。更に、ドライフィルムを除去した後、エッチング処理を施して、この導体層3bに回路形成を施し、プリント配線板を形成した。

【0047】(比較例1) 実施例1と同様に形成されたビアホール1を有する基材9に、実施例1と同様にして給電用の金属被膜を形成した。

【0048】次に、実施例1の場合と同一の電解めっき液中に基材9を浸漬し、表1に示す矩形形状のパルス波形を有する電解電流を通電して、このようなパルス電流の電解電流のみでビアホール1の内面に平均厚み23 μ mの電解めっき層8を形成した。

【0049】更に、実施例1と同様にして両側の外面の導体層3bに回路形成を施し、プリント配線板を形成した。

【0050】(評価) 上記の各実施例及び比較例のプリント配線板をビアホール1を横切るように切断し、ビアホール1の切断面を観察して、ビアホール1を充填している電解めっき層8における空隙の有無、及び電解めっき層8の表面の平滑性を確認した。この結果を表1に示す。

【0051】また、実施例1及び比較例1について、ビアホール1の切断面の顕微鏡写真をそれぞれ図4、5に示す。ここで、図4(a)、図5(a)は直径100 μ mのビアホール1、図4(b)、図5(b)はそれぞれ直径120 μ mのビアホール1についてのものである。

【0052】

【表1】

				実施例1	実施例2	実施例3	比較例1
電解条件	パルス電流	析出時 (基材側がカソード)	電流密度 (A/dm ²)	1.8	2.0	1.5	1.8
			パルス幅 (ミリ秒)	40	40	40	40
		溶解時 (基材側がアノード)	電流密度 (A/dm ²)	3.6	5.0	3.0	3.6
			パルス幅 (ミリ秒)	2	2	2	2
	直流電流	厚み (μ m)		20	20	20	23
		電流密度 (A/dm ²)		1.8	2.0	1.5	—
空隙の有無	直径100 μ mのビアホール			無	無	無	有
	直径120 μ mのビアホール			無	無	無	無
平滑性	直径100 μ mのビアホール			良好	良好	良好	凹凸発生
	直径120 μ mのビアホール			良好	良好	良好	凹凸発生

【0053】表1及び図4、5に示されるように、実施例1～3ではビアホール1における電解めっき層8の表面が平滑に形成されると共にこの電解めっき層8の内部

には空隙が形成されないものであった。それに対して比較例1では電解めっき層8の表面に高低差3～5 μ m程度の凹凸が形成され、しかもビアホールの直径が100

11

μm と小径になった場合は電解めっき層 8 の内部に空隙が形成された。

【0054】

【発明の効果】上記のように本発明の請求項 1 に係るプリント配線板の製造方法は、基材に直径 $30 \sim 120 \mu\text{m}$ のビアホールを形成し、このビアホールを電解めっき工程により充填すると共に、この電解めっき工程において、通電方向が交互に反転する波形を有する電解電流を用いた電解めっき処理を一定時間施し、次いで、直流の電解電流を用いた電解めっき処理を一定時間施すため、通電方向が交互に反転する電解電流による電解めっき処理によってビアホールの開口部分が閉塞することなくビアホールの内面の全体に亘って電解めっき層を形成することができ、更に凹凸に形成された電解めっき層の表面を直流電流による電解めっき処理によって平滑に形成すると共に電解めっき層を更に成長させることができ、電解めっき層にてビアホールを工業的に実用化可能な処理時間で充填してビアフィリングを形成し、かつ、電解めっき層表面を平滑に形成すると共に電解めっき層内における空隙の発生を防止することができるものであり、ビアホールにおける電解めっき層の表面にめっき液等が付着したり、あるいは電解めっき層内の空隙にめっき液等が閉じこめられたり空気が侵入したりすることがなくなり、プリント配線板への半田付けによる部品実装工程などにおいてプリント配線板が高温に曝された場合などに凹凸部分や空隙内のめっき液等の内容物が膨脹してプリント配線板の変形や破壊が生じたり、内容物による腐蝕が発生したりするおそれがないものである。またビアホールの上に実装部品を実装する場合にも実装工程において高温に曝されたビアホールの空隙内でめっき液や空気等の内容物が膨脹するようなことがなく、ビアホール上の部品実装を安定して実現することができるものである。

【0055】また請求項 2 の発明は、請求項 1 において、通電方向が交互に反転する波形を有する電解電流を用いた電解めっき処理において、基材側がカソードとなる場合の電解電流のパルス幅が $1 \sim 50$ ミリ秒の範囲であるとと共に、基材側がアノードとなる場合の電解電流のパルス幅が、基材側がカソードとなる場合の $1 \sim 5\%$ の範囲であるパルス波形を有する電解電流を用いるため、通電方向が交互に反転する電解電流による電解めっき処理により形成される電解めっき層の表面の凹凸の高低差が大きくなりすぎることの抑制し、直流電流による電解めっき処理にて電解めっき層の表面をより平滑に形成することができるものである。

12

【0056】また請求項 3 の発明は、請求項 1 又は 2 において、基材側がアノードとなる場合の電解電流の電流密度が、基材側がカソードとなる場合の電解電流の電流密度の 1 倍を超えると共に 4 倍以内である電解電流を用いるため、通電方向が交互に反転する電解電流による電解めっき処理により形成される電解めっき層の表面の凹凸の高低差が大きくなりすぎることの抑制し、直流電流による電解めっき処理にて電解めっき層の表面をより平滑に形成することができるものである。

【0057】また本発明の請求項 4 に係るプリント配線板は、請求項 1 乃至 3 のいずれかの方法にて製造されるため、通電方向が交互に反転する電解電流による電解めっき処理によってビアホールの開口部分が閉塞することなくビアホールの内面の全体に亘って電解めっき層を形成することができ、更に凹凸に形成された電解めっき層の表面が直流電流による電解めっき処理によって平滑に形成すると共に電解めっき層を更に成長させることができ、電解めっき層にてビアホールを充填すると共に電解めっき層内に空隙が発生することを防止することができるものであり、ビアホールの空隙にめっき液等が閉じこめられたり空気が侵入したりすることがなくなり、プリント配線板への半田付けによる部品実装工程などにおいてプリント配線板が高温に曝された場合などに空隙内のめっき液等の内容物が膨脹してプリント配線板の変形や破壊が生じたり、内容物による腐蝕が発生したりするおそれがないものである。

【図面の簡単な説明】

【図 1】本発明の実施の形態の一例を示すものであり、(a) ～ (c) は一部の断面図である。

【図 2】同上の実施の形態の一例を示すものであり、(a) ～ (d) は断面図である。

【図 3】電解めっき工程において通電方向を反転させる場合の電解電流の波形の一例を示すグラフである。

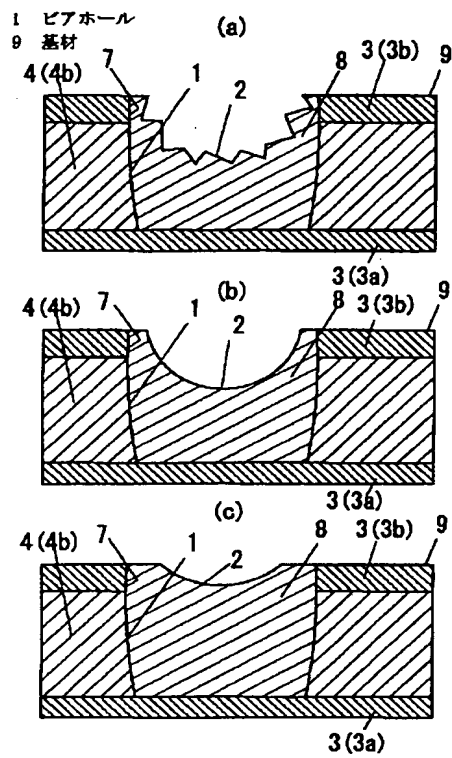
【図 4】実施例 1 におけるビアホールの切断面の形状を示す、カラープリンターにて印刷した光学顕微鏡写真であり、(a) は直径 $100 \mu\text{m}$ のビアホール、(b) は直径 $120 \mu\text{m}$ のビアホールを示す。

【図 5】比較例 1 におけるビアホールの切断面の形状を示す、カラープリンターにて印刷した光学顕微鏡写真であり、(a) は直径 $100 \mu\text{m}$ のビアホール、(b) は直径 $120 \mu\text{m}$ のビアホールを示す。

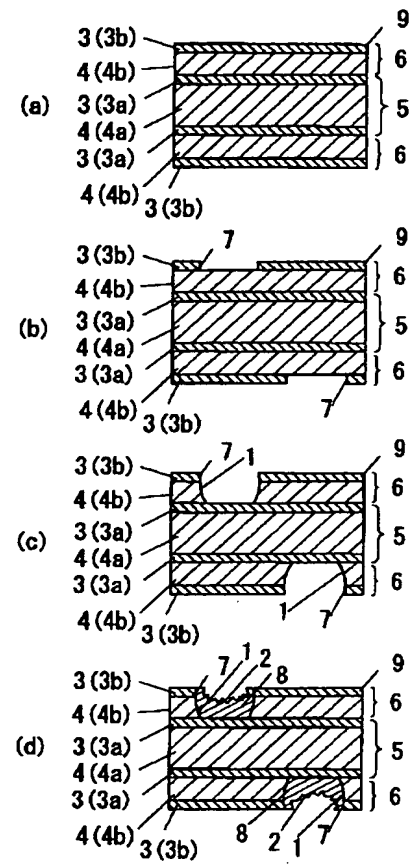
【符号の説明】

- 1 ビアホール
- 9 基材

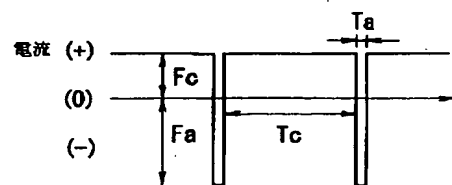
【図1】



【図2】

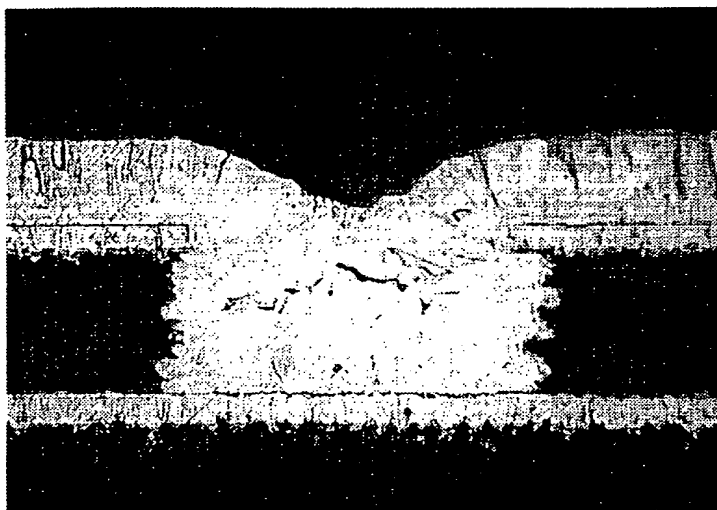


【図3】

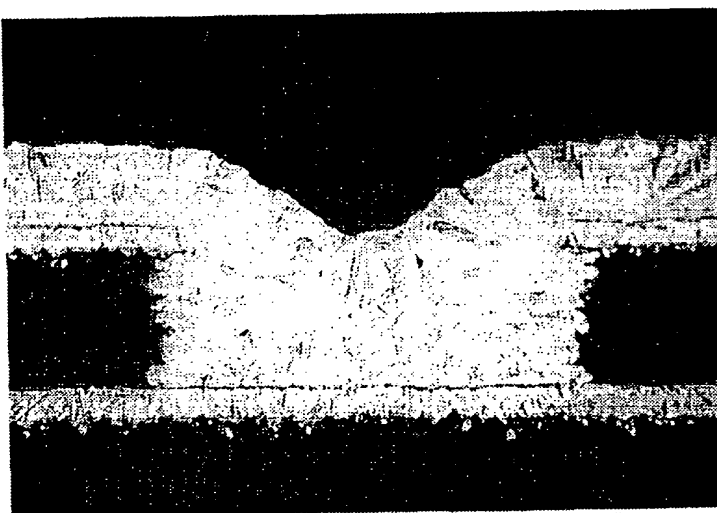


【図4】

(a)

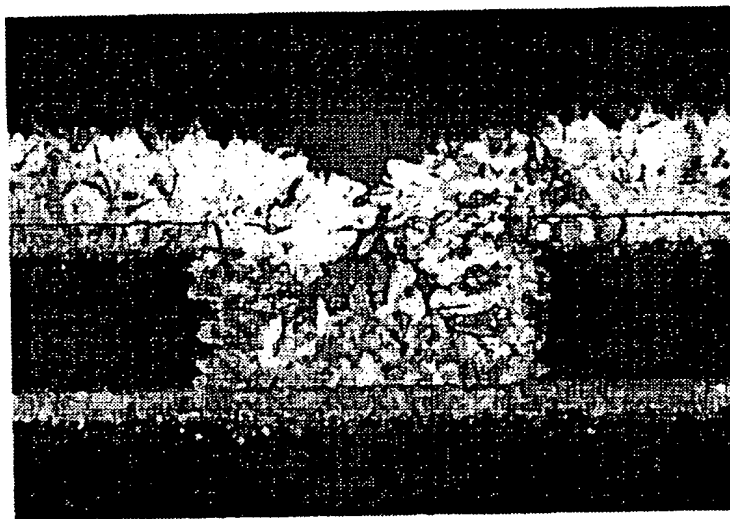


(b)



【図5】

(a)



(b)

